

PCT

世界知的所有権機関
国際事務局

特許協力条約に基づいて公開された国際出願



(51) 国際特許分類6 H05B 33/04, 33/22, 33/26, G02F 1/136	A1	(11) 国際公開番号 WO99/12394 (43) 国際公開日 1999年3月11日(11.03.99)
(21) 国際出願番号 PCT/JP98/03758 (22) 国際出願日 1998年8月25日(25.08.98) (30) 優先権データ 特願平9/234921 1997年8月29日(29.08.97) JP (71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)[JP/JP] 〒163-0811 東京都新宿区西新宿二丁目4番1号 Tokyo, (JP) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 湯田坂一夫(YUDASAKA, Ichio)[JP/JP] 〒392-8502 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP) (74) 代理人 弁理士 鈴木喜三郎, 外(SUZUKI, Kisaburo et al.) 〒392-8502 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社 知的財産部内 Nagano, (JP)		(81) 指定国 CN, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). 添付公開書類 国際調査報告書
(54)Title: ACTIVE MATRIX DISPLAY (54)発明の名称 アクティブマトリクス型表示装置 <div data-bbox="425 1283 1156 1566" data-label="Image"> </div> (57) Abstract An active matrix display (1) wherein each pixel (7) has a thin-film light-emitting element (40) provided with a pixel electrode (41), an organic semiconductor film (43) formed on the pixel electrode (41) and an opposing electrode (op) formed on the organic semiconductor film (43). A protective film (60) is formed on the opposing electrode (op) to cover nearly the whole surface of the substrate. The protective film (60) prevents the entrance of moisture or oxygen, thus preventing the thin-film light-emitting element (40) from being deteriorated.		

(57)要約

本発明のアクティブマトリクス型表示装置 1 は、各画素 7 に、画素電極 4 1、該画素電極 4 1 の上層側に積層された有機半導体膜 4 3、および該有機半導体膜 4 3 の上層側に形成された対向電極 o p を具備する薄膜発光素子 4 0 を備えている。対向電極 o p の上層には基板の略全面を覆う保護膜 6 0 が形成されており、この保護膜 6 0 によって水分や酸素の侵入を防いで薄膜発光素子 4 0 の劣化を防止する。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AL	アルバニア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AM	アルメニア	FR	フランス	LR	リベリア	SK	スロヴァキア
AT	オーストリア	GA	ガボン	LS	レソト	SL	シエラ・レオネ
AU	オーストラリア	GB	英国	LT	リトアニア	SN	セネガル
AZ	アゼルバイジャン	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	LV	ラトヴィア	TD	チャード
BB	バルバドス	GH	ガーナ	MC	モナコ	TG	トーゴ
BE	ベルギー	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BF	ブルキナ・ファソ	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BG	ブルガリア	GW	ギニア・ビサウ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BJ	ベナン	GR	ギリシャ		共和国	TT	トリニダード・トバゴ
BR	ブラジル	HR	クロアチア	ML	マリ	UA	ウクライナ
BY	ベラルーシ	HU	ハンガリー	MN	モンゴル	UG	ウガンダ
CA	カナダ	ID	インドネシア	MR	モーリタニア	US	米国
CF	中央アフリカ	IE	アイルランド	MW	マラウイ	UZ	ウズベキスタン
CG	コンゴ	IL	イスラエル	MX	メキシコ	VN	ヴェトナム
CH	スイス	IN	インド	NE	ニジェール	YU	ユーゴスラビア
CI	コートジボアール	IS	アイスランド	NL	オランダ	ZW	ジンバブエ
CM	カメルーン	IT	イタリア	NO	ノルウェー		
CN	中国	JP	日本	NZ	ニュージーランド		
CU	キューバ	KE	ケニア	PL	ポーランド		
CY	キプロス	KG	キルギスタン	PT	ポルトガル		
CZ	チェコ	KP	北朝鮮	RO	ルーマニア		
DE	ドイツ	KR	韓国	RU	ロシア		
DK	デンマーク	KZ	カザフスタン	SD	スーダン		
EE	エストニア	LC	セントルシア	SE	スウェーデン		
ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール		

明 細 書

アクティブマトリクス型表示装置

5 技術分野

本発明は、有機半導体膜等の発光薄膜に駆動電流が流れることによって発光するエレクトロルミネッセンス素子（以下、E L 素子という。）または発光ダイオード素子（以下、L E D 素子という。）などの薄膜発光素子を薄膜トランジスタ（以下、T F T という。）で駆動制御するアクティブマトリクス型表示装置に関するものである。

背景技術

E L 素子または L E D 素子などの電流制御型発光素子を用いたアクティブマトリクス型の表示装置が提案されている。このタイプの表示装置に用いられる発光素子はいずれも自己発光するため、液晶表示装置と違ってバックライトを必要とせず、また、視野角依存性が少ないなどの利点もある。

図 4 は、このような電荷注入型の有機半導体薄膜によって発光する E L 素子を用いたアクティブマトリクス型表示装置のブロック図である。この図に示すアクティブマトリクス型表示装置 1 A では、透明基板 1 0 上に、複数の走査線 g a t e と、該走査線 g a t e の延設方向に対して交差する方向に延設された複数のデータ線 s i g と、該データ線 s i g に並列する複数の共通給電線 c o m と、データ線 s i g と走査線 g a t e とによってマトリクス状に形成された画素 7 とが構成されている。データ線 s i g および走査線 g a t e に対してはデータ側駆動回路 3 および走査側駆動回路 4 が構成されている。各々の画素 7 には、走査線 g a t e を介して走査信号が供給される導通制御回路 5 0 と、この導通制御回路 5 0 を介してデータ線 s i g から供給される画像信号に基づいて発光する薄膜発光素子 4 0 とが構成されている。導通制御回路 5 0 は、走査線 g a t e を介して走査信号がゲート電極に供給される第 1 の T F T 2 0 と、

この第1のTFT20を介してデータ線s i gから供給される画像信号を保持する保持容量c a pと、この保持容量c a pによって保持された画像信号がゲート電極に供給される第2のTFT30とから構成されている。第2のTFT30と薄膜発光素子40とは、後述する対向電極o pと共通給電線c o mとの間に直列に接続している。この薄膜発光素子40は、第2のTFT30がオン状態になったときには共通給電線c o mから駆動電流が流れ込んで発光するとともに、この発光状態は保持容量c a pによって所定の期間、保持される。

図5は、図4に示すアクティブマトリクス型表示装置に構成されている画素の1つを抜き出して示す平面図である。図6(A)、(B)、(C)はそれぞれ、図5のA-A'断面図、B-B'断面図、およびC-C'断面図である。

このような構成のアクティブマトリクス型表示装置1Aでは、図5および図6(A)、(B)に示すように、いずれの画素7においても、島状の半導体膜を利用して同一工程で第1のTFT20および第2のTFT30が形成されている。第1のTFT20は、ゲート電極21が走査線g a t eの一部として構成されている。第1のTFT20は、ソース・ドレイン領域の一方に第1の層間絶縁膜51のコンタクトホールを介してデータ線s i gが電氣的に接続し、他方にはドレイン電極22が電氣的に接続している。ドレイン電極22は、第2のTFT30の形成領域に向けて延設されており、この延設部分には第2のTFT30のゲート電極31が第1の層間絶縁膜51のコンタクトホールを介して電氣的に接続している。第2のTFT30のソース・ドレイン領域の一方には、第1の層間絶縁膜51のコンタクトホールを介して中継電極35が電氣的に接続し、この中継電極35には第2の層間絶縁膜52のコンタクトホールを介して薄膜発光素子40の画素電極41が電氣的に接続している。

画素電極41は、図5および図6(B)、(C)からわかるように各画素7毎に独立して形成されている。画素電極41の上層側には、有機半導体膜43および対向電極o pがこの順に積層されている。対向電極o pは、少なくとも表示部11を覆うように形成されている。

再び、図5および図6(A)において、第2のTFT30のソース・ドレイン領域のもう一方には、第1の層間絶縁膜51のコンタクトホールを介して共

通給電線 c o m が電氣的に接続している。共通給電線 c o m の延設部分 3 9 は、第 2 の T F T 3 0 のゲート電極 3 1 の延設部分 3 6 に対して、第 1 の層間絶縁膜 5 1 を誘電体膜として挟んで対向し、保持容量 c a p を構成している。

- このようなアクティブマトリクス型表示装置 1 A は、透明基板 1 0 自体に対向電極 o p が積層されているので、アクティブマトリクス型液晶表示装置と相違して、対向基板を重ねる必要がないという大きな利点がある。しかし、薄膜発光素子 4 0 は薄い対向電極 o p で覆われているだけなので、対向電極 o p を拡散、透過して有機半導体膜 4 3 に水分や酸素が侵入し、薄膜発光素子 4 0 の発光効率の低下、その駆動電圧の上昇（しきい値電圧の高電圧側へのシフト）、信頼性の低下などを発生させるおそれがある。前記水分や酸素の侵入を防止するため、従来のアクティブマトリクス型表示装置 1 A では、その少なくとも表示部 1 1 を対向基板で覆い、この対向基板の外周を封止する方法がとられていた。しかし、この方法は前述の液晶表示装置に比しての利点を損なうことになる。
- そこで、本発明の課題は、簡単な構造で薄膜発光素子を水分等から保護することのできるアクティブマトリクス型表示装置を提供することにある。

発明の開示

本発明のアクティブマトリクス型表示装置は、以下の構成を有する。

- 基板上に、複数の走査線と、該走査線と交差する複数のデータ線と、該データ線と前記走査線とによってマトリクス状に形成された複数の画素からなる表示部とを有し、該画素の各々は、前記走査線を介して走査信号がゲート電極に供給される薄膜トランジスタを含む導通制御回路と、画素毎に形成された画素電極、該画素電極の上層側に積層された発光薄膜、および該発光薄膜の上層側において少なくとも前記表示部の全面に形成された対向電極を具備する薄膜発光素子とを備え、前記データ線から前記導通制御回路を介して供給される画像信号に基づいて前記薄膜発光素子が発光するアクティブマトリクス型表示装置において、前記対向電極の上層側には、少なくとも当該対向電極の形成領域を覆う保護膜が形成されていることを特徴とする。

本構成によれば、薄膜発光素子の対向電極の上層側には保護膜が形成されているので、対向電極を拡散、透過してくる水分等から薄膜発光素子を保護することができる。従って、薄膜発光素子において、その発光効率の低下、駆動電圧の上昇（しきい値電圧の高電圧側へのシフト）、信頼性の低下などが発生するおそれがない。また、このような保護膜は、半導体プロセスを利用して容易に形成できるので、アクティブマトリクス型表示装置の製造コストを高めることがない。それ故、薄膜発光素子を用いたアクティブマトリクス型表示装置の利点である対向基板を被せる必要がないという利点をそのままにして、アクティブマトリクス型表示装置の信頼性を向上させることができる。さらに、保護膜で薄膜発光素子を保護するので、対向電極に用いる材料としては、薄膜発光素子の発光効率や駆動電圧などの面からその材質を選択すればよく、薄膜発光素子を保護する性能が高いものに限定されないという利点もある。

本発明において、前記発光薄膜は、前記対向電極の下層側に前記有機半導体膜よりも厚く形成された絶縁膜で区画されていることが好ましい。薄膜発光素子を用いたアクティブマトリクス型表示装置では、対向電極は少なくとも表示部の全面に形成され、データ線と対向する状態にあるため、このままではデータ線に対して大きな容量が寄生することになる。しかるに本発明では、データ線と対向電極との間に厚い絶縁膜を介在させたので、データ線に容量が寄生することを防止できる。その結果、データ側駆動回路の負荷を低減できるので、低消費電力化あるいは表示動作の高速化を図ることができる。また、このような絶縁膜を形成すれば、この絶縁膜で区画された領域内に発光薄膜をインクジェット法により形成する際に、前記絶縁膜を吐出液のはみ出しを防止するバンク層として利用することができる。

本発明において、前記対向電極は、たとえばアルカリ金属含有アルミニウム膜から構成されていることが好ましい。このような膜で対向電極を構成した場合には、水分などが拡散、透過していく可能性が高いことから、保護膜を形成した効果が顕著である。

本発明において、前記保護膜は、シリコン窒化膜などの絶縁膜で構成してもよいが、高融点金属あるいはその合金などの導電膜から構成してもよい。また、

前記保護膜を純アルミニウム膜、シリコン含有アルミニウム膜、銅含有アルミニウム膜などの導電膜から構成してもよい。さらには、前記保護膜を導電膜と絶縁膜との2層構造としてもよい。対向電極に積層される保護膜を導電膜で形成した場合には、対向電極の電氣的抵抗を低下させたのと同様な効果を得ることができる。また、前記の有機半導体膜の形成領域を区画する厚い絶縁膜を形成した場合にこの絶縁膜が形成する大きな段差によって、その上層側に形成される対向電極に断線が発生させるおそれがあるが、対向電極に積層される保護膜を導電膜で形成した場合には、かかる導電膜によって冗長配線構造が形成されるので、対向電極の断線を防止することができる。それ故、アクティブマトリクス型表示装置において、有機半導体膜の周りに厚い絶縁膜を形成して寄生容量などを抑えたとしても、絶縁膜の上層に形成する対向電極に断線が発生しないので、アクティブマトリクス型表示装置の表示品質および信頼性を向上することができる。

本発明では、前記導通制御回路は、前記走査信号がゲート電極に供給される第1のTFET、および該第1のTFETを介してゲート電極が前記データ線に接続する第2のTFETを備え、該第2のTFETと前記薄膜発光素子は、前記データ線および走査線とは別に構成された駆動電流供給用の共通給電線と前記対向電極との間に直列に接続していることが好ましい。すなわち、導通制御回路を1つTFETと保持容量で構成することも可能ではあるが、表示品位を高くするという観点からすれば各画素の導通制御回路を2つのTFETと保持容量で構成することが好ましい。

図面の簡単な説明

図1は、本発明を適用したアクティブマトリクス型表示装置の全体のレイアウトを模式的に示すブロック図である。

図2は、図1に示すアクティブマトリクス型表示装置に構成されている画素の1つを抜き出して示す平面図である。

図3の(A)、(B)、(C)は、それぞれ、図2のA-A'断面図、B-

B' 断面図、および C - C' 断面図である。

図 4 は、従来のアクティブマトリクス型表示装置の全体のレイアウトを模式的に示すブロック図である。

図 5 は、図 4 に示すアクティブマトリクス型表示装置に構成されている画素 5 の 1 つを抜き出して示す平面図である。

図 6 の (A)、(B)、(C) は、それぞれ、図 5 の A - A' 断面図、B - B' 断面図、および C - C' 断面図である。

符号の説明

	1	アクティブマトリクス型表示装置
10	2	表示部
	3	データ側駆動回路
	4	走査側駆動回路
	7	画素
	10	透明基板
15	12	端子
	20	第 1 の T F T
	21	第 1 の T F T のゲート電極
	30	第 2 の T F T
	31	第 2 の T F T のゲート電極
20	40	発光素子
	41	画素電極
	43	有機半導体
	60	保護膜
	b a n k	バンク層 (絶縁膜)
25	c a p	保持容量
	c o m	共通給電線
	g a t e	走査線
	o p	対向電極

s i g データ線

発明を実施するための最良の形態

図面を参照して、本発明の実施の形態を説明する。なお、以下の説明において、図 4 ないし図 6 を参照して説明した要素と共通する部分には同一の符号を付してある。

(全体構成)

図 1 は、アクティブマトリクス型表示装置の全体のレイアウトを模式的に示すブロック図である。図 2 は、それに構成されている画素の 1 つを抜き出して示す平面図、図 3 (A)、(B)、(C) はそれぞれ図 2 の A - A' 断面図、B - B' 断面図、および C - C' 断面図である。

図 1 に示すアクティブマトリクス型表示装置 1 では、その基体たる透明基板 10 の中央部分が表示部 11 とされている。透明基板 10 の外周部分のうち、データ線 s i g の端部には画像信号を出力するデータ側駆動回路 3 が構成され、走査線 g a t e の端部には走査信号を出力する走査側駆動回路 4 が構成されている。これらの駆動回路 3、4 では、N 型の T F T と P 型の T F T とによって相補型 T F T が構成され、この相補型 T F T は、シフトレジスタ回路、レベルシフト回路、アナログスイッチ回路などを構成している。表示部 11 では、アクティブマトリクス型液晶表示装置のアクティブマトリクス基板と同様、透明基板 10 上に、複数の走査線 g a t e と、該走査線 g a t e の延設方向に対して交差する方向に延設された複数のデータ線 s i g とによって、複数の画素 7 がマトリクス状に構成されている。

各々の画素 7 には、走査線 g a t e を介して走査信号が供給される導通制御回路 50 と、この導通制御回路 50 を介してデータ線 s i g から供給される画像信号に基づいて発光する薄膜発光素子 40 とが構成されている。ここに示す例においては、導通制御回路 50 は、走査線 g a t e を介して走査信号がゲート電極に供給される第 1 の T F T 20 と、この第 1 の T F T 20 を介してデー

タ線 *sig* から供給される画像信号を保持する保持容量 *cap* と、この保持容量 *cap* によって保持された画像信号がゲート電極に供給される第 2 の TFT 30 とから構成されている。第 2 の TFT 30 と薄膜発光素子 40 とは、詳しくは後述する対向電極 *op* と共通給電線 *com* との間に直列に接続している。

このような構成のアクティブマトリクス型表示装置 1 では、図 2 および図 3 (A)、(B) に示すように、いずれの画素 7 においても、島状の半導体膜 (シリコン膜) を利用して第 1 の TFT 20 および第 2 の TFT 30 が形成されている。

第 1 の TFT 20 は、ゲート電極 21 が走査線 *gate* の一部として構成されている。第 1 の TFT 20 は、ソース・ドレイン領域の一方に第 1 層間絶縁膜 51 のコンタクトホールを介してデータ線 *sig* が電氣的に接続し、他方にはドレイン電極 22 が電氣的に接続している。ドレイン電極 22 は、第 2 の TFT 30 の形成領域に向けて延設されており、この延設部分には第 2 の TFT 30 のゲート電極 31 が第 1 の層間絶縁膜 51 のコンタクトホールを介して電氣的に接続している。

第 2 の TFT 30 のソース・ドレイン領域の一方には、第 1 の層間絶縁膜 51 のコンタクトホールを介して、データ線 *sig* と同時形成された中継電極 35 が電氣的に接続し、この中継電極 35 には第 2 の層間絶縁膜 52 のコンタクトホールを介して薄膜発光素子 40 の ITO 膜からなる透明な画素電極 41 が電氣的に接続している。

図 2 および図 3 (B)、(C) からわかるように、画素電極 41 は各画素 7 毎に独立して形成されている。画素電極 41 の上層側には、ポリフェニレンビニレン (PPV) などからなる有機半導体膜 43、およびリチウムなどのアルカリ金属を含有するアルミニウム、カルシウムなどの金属膜からなる対向電極 *op* がこの順に積層され、薄膜発光素子 40 が構成されている。有機半導体膜 43 は各画素 7 に形成されているが、複数の画素 7 に跨がってストライプ状に

形成される場合もある。対向電極 op は、表示部 11 全体と、少なくとも端子 12 が形成されている部分の周囲を除いた領域に形成されている。

- なお、薄膜発光素子 40 としては、正孔注入層を設けて発光効率（正孔注入率）を高めた構造、電子注入層を設けて発光効率（電子注入率）を高めた構造、
- 5 正孔注入層および電子注入層の双方を形成した構造を採用することもできる。

- 再び、図 2 および図 3 (A) において、第 2 の TFT 30 のソース・ドレイン領域のもう一方には、第 1 の層間絶縁膜 51 のコンタクトホールを介して共通給電線 com が電氣的に接続している。共通給電線 com の延設部分 39 は、第 2 の TFT 30 のゲート電極 31 の延設部分 36 に対して、第 1 の層間絶縁
- 10 膜 51 を誘電体膜として挟んで対向し、保持容量 cap を構成している。

- このように構成したアクティブマトリクス型表示装置 1 では、走査信号によって選択されて第 1 の TFT 20 がオン状態になると、データ線 sig からの画像信号が第 1 の TFT 20 を介して第 2 の TFT 30 のゲート電極 31 に印加されるとともに、画像信号が第 1 の TFT 20 を介して保持容量 cap に
- 15 書き込まれる。その結果、第 2 の TFT 30 がオン状態になると、対向電極 op および画素電極 41 をそれぞれ負極および正極として電圧が印加され、印加電圧がしきい値電圧を越えた領域で有機半導体膜 43 に流れる電流（駆動電流）が急激に増大する。従って、発光素子 40 は、エレクトロルミネッセンス素子あるいは LED 素子として発光し、発光素子 40 の光は、対向電極 op に
- 20 反射されて透明な画素電極 41 および透明基板 10 を透過して出射される。このような発光を行うための駆動電流は、対向電極 op 、有機半導体膜 43、画素電極 41、第 2 の TFT 30、および共通給電線 com から構成される電流経路を流れるため、第 2 の TFT 30 がオフ状態になると、流れなくなる。但し、第 2 の TFT 30 のゲート電極は、第 1 の TFT 20 がオフ状態になっても、保持容量 cap によって画像信号に相当する電位に保持されるので、第 2
- 25 の TFT 30 はオン状態のままである。それ故、発光素子 40 には駆動電流が流れ続け、この画素は点灯状態のままである。この状態は、新たな画像データ

が保持容量 $c a p$ に書き込まれて、第 2 の T F T 3 0 がオフ状態になるまで維持される。

(薄膜発光素子の保護構造)

このように、薄膜発光素子 4 0 を用いたアクティブマトリクス型表示装置 1
5 は、透明基板 1 0 自体に対向電極 $o p$ が積層されているので、アクティブマトリクス型液晶表示装置と相違して、対向基板を重ねる必要がないという大きな利点がある。しかし、薄膜発光素子 4 0 には、薄い対向電極 $o p$ を拡散、透過して水分や酸素が侵入してくるおそれがある。特に、本形態では、薄膜発光素子 4 0 での電子注入効率を高めてその駆動電圧を下げることを目的に、対向電
10 極 $o p$ としてリチウムなどのアルカリ金属を含有するアルミニウム膜が用いられ、このアルカリ金属含有アルミニウム膜は、純アルミニウムに比較して水分や酸素を拡散、透過しやすいことが考えられる。すなわち、アルカリ金属含有アルミニウム膜は、純アルミニウム膜、シリコン含有アルミニウム膜、銅含有アルミニウム膜に比較して靱性に乏しく、応力がかかったときに破断しやすい
15 いので、クラックなどを介して、水分や酸素が侵入するおそれがある。また、アルカリ金属含有アルミニウム膜の破断面は柱状組織を示し、組織間を水分や酸素が拡散、透過しやすいと考えられる。

そこで、本形態では、対向電極 $o p$ の上層に純アルミニウムからなる保護膜 6 0 を形成してある。この純アルミニウムからなる保護膜 6 0 は、多少の応力
20 では破断しない靱性を有するので、水分や酸素の侵入経路となるクラックが発生しない。また、純アルミニウムは、その破断面において、アルカリ金属含有アルミニウム膜のような柱状組織を示しておらず、組織間を水分や酸素が透過、侵入するおそれもない。それ故、本形態のアクティブマトリクス型表示装置 1 は、薄膜発光素子 4 0 を水分等から保護することができるので、薄膜発光素子
25 4 0 に発光効率の低下、駆動電圧の上昇(しきい値電圧の高電圧側へのシフト)、信頼性の低下などが発生しない。また、このような純アルミニウム膜からなる保護膜 6 0 であれば、半導体プロセスを利用して容易に形成できるので、アク

ティブマトリクス型表示装置 1 の製造コストを高めることがない。それ故、薄膜発光素子 40 を用いたアクティブマトリクス型表示装置 40 の利点である対向基板を被せる必要がないという利点をそのままにして、アクティブマトリクス型表示装置 1 の信頼性を向上させることができる。

- 5 また、保護膜 60 で薄膜発光素子 40 を保護するので、対向電極 o p に用いる材料としては、薄膜発光素子 40 の発光効率や駆動電圧などの面からその材質を選択すればよく、薄膜発光素子 40 を保護する性能が高いものに限定されないという利点もある。

- さらに、本形態では、対向電極 o p に積層される保護膜 60 を純アルミニウム膜からなる導電膜で形成したので、対向電極 o p の電氣的抵抗を低下させた
10 のと同様な効果を得ることができる。

(バンク層の構造)

- このように構成したアクティブマトリクス型表示装置 1 において、本形態では、データ線 s i g には大きな容量が寄生することを防止するため、図 1、図
15 2、および図 3 (A)、(B)、(C) に示すように、データ線 s i g および走査線 g a t e に沿って、レジスト膜あるいはポリイミド膜からなる厚い絶縁膜 (バンク層 b a n k / 左下がりの斜線を広いピッチで付した領域) を設け、このバンク層 b a n k の上層側に対向電極 o p を形成してある。このため、データ線 s i g と対向電極 o p との間には、第 2 の層間絶縁膜 5 2 と厚いバンク
20 層 b a n k が介在しているので、データ線 s i g に寄生する容量が極めて小さい。それ故、駆動回路 3、4 の負荷を低減でき、低消費電力化あるいは表示動作の高速化を図ることができる。

- また、図 1 に示すように、透明基板 10 の周辺領域 (表示部 11 の外側領域) にもバンク層 b a n k (形成領域に斜線を付してある。) を形成する。従って、
25 データ側駆動回路 3 および走査側駆動回路 4 はいずれも、バンク層 b a n k によって覆われている。対向電極 o p は少なくとも表示部 11 に形成され、駆動回路の形成領域に形成される必要はない。しかし、対向電極 o p は通常、マス

クスパッタで形成されるため、合わせ精度が悪く、対向電極 op と駆動回路とが重なることがある。このように駆動回路の形成領域に対して対向電極 op が重なる状態にあっても、駆動回路の配線層と対向電極 op との間にバンク層 $bank$ が介在することになるので、駆動回路 3、4 に容量が寄生することを防止できる。このため、駆動回路 3、4 の負荷を低減でき、低消費電力化あるいは表示動作の高速化を図ることができる。

さらに、本形態では、画素電極 41 の形成領域のうち、導通制御回路 50 の中継電極 35 と重なる領域にもバンク層 $bank$ が形成されている。このため、中継電極 35 と重なる領域には有機半導体膜 43 が形成されない。すなわち、
10 画素電極 41 の形成領域のうち、平坦な部分のみに有機半導体膜 43 が形成されるので、有機半導体膜 43 は一定の膜厚で形成され、表示むらを起こさない。また、中継電極 35 と重なる領域にバンク層 $bank$ がないと、この部分でも対向電極 op との間に駆動電流が流れて有機半導体膜 43 が発光する。しかし、この光は中継電極 35 と対向電極 op との間に挟まれて外に出射されず、表示
15 に寄与しない。かかる表示に寄与しない部分で流れる駆動電流は、表示という面からみて無効電流といえる。しかるに本形態では、従来ならこのような無効電流が流れるはずの部分にバンク層 $bank$ を形成し、そこに駆動電流が流れることを防止するので、共通給電線 com に無駄な電流が流れることが防止できる。それ故、共通給電線 com の幅はその分、狭くてよい。その結果として、
20 発光面積を増すことができ、輝度、コントラスト比などの表示性能を向上させることができる。

ここで、厚いバンク層 $bank$ を形成した場合には、図 3 に示すように、このバンク層 $bank$ が形成する大きな段差 bb によって、その上層側に形成される対向電極 op に断線が発生させるおそれがある。しかるに本形態では、対
25 向電極 op に積層される保護膜 60 を導電膜で形成してあるので、かかる導電膜（保護膜 60）によって冗長配線構造が構成されている。従って、厚いバンク層 $bank$ を形成して寄生容量などを抑えたとしても、バンク層 $bank$ の

上層に形成する対向電極 op に断線が発生しないので、アクティブマトリクス型表示装置 1 の表示品質および信頼性を向上することができる。

なお、バンク層 $bank$ を黒色のレジストによって形成すると、バンク層 $bank$ はブラックマトリクスとして機能し、コントラスト比などの表示の品位が向上する。すなわち、本形態に係るアクティブマトリクス型表示装置 1 では、対向電極 op が透明基板 10 の表面側において画素 7 の全面に形成されるため、対向電極 op での反射光がコントラスト比を低下させる。しかるに寄生容量を防止する機能を担うバンク層 $bank$ を黒色のレジストで構成すると、バンク層 $bank$ はブラックマトリクスとしても機能し、対向電極 op からの反射光を遮るので、コントラスト比が向上する。

(アクティブマトリクス型表示装置の製造方法)

このように形成したバンク層 $bank$ は、有機半導体膜 43 の形成領域を囲むように構成されているので、アクティブマトリクス型表示装置の製造工程では、インクジェットヘッドから吐出した液状の材料（吐出液）から有機半導体膜 43 を形成する際に吐出液をせき止め、吐出液が側方にはみ出すことを防止する。なお、以下に説明するアクティブマトリクス型表示装置 1 の製造方法において、透明基板 10 上に第 1 の TFT 20 および第 2 の TFT 30 を製造するまでの工程は、液晶アクティブマトリクス型表示装置 1 のアクティブマトリクス基板を製造する工程と略同様であるため、図 3 (A)、(B)、(C) を参照してその概略を簡単に説明する。

まず、透明基板 10 に対して、必要に応じて、TEOS（テトラエトキシシラン）や酸素ガスなどを原料ガスとしてプラズマ CVD 法により厚さが約 2000～5000 オングストロームのシリコン酸化膜からなる下地保護膜（図示せず。）を形成した後、下地保護膜の表面にプラズマ CVD 法により厚さが約 300～700 オングストロームのアモルファスのシリコン膜からなる半導体膜を形成する。次にアモルファスのシリコン膜からなる半導体膜に対して、レーザアニールまたは固相成長法などの結晶化工程を行い、半導体膜をポリシ

リコン膜に結晶化する。

次に、半導体膜をパターニングして島状の半導体膜とし、その表面に対して、TEOS（テトラエトキシシラン）や酸素ガスなどを原料ガスとしてプラズマCVD法により厚さが約600～1500オングストロームのシリコン酸化5 膜または窒化膜からなるゲート絶縁膜57を形成する。

次に、アルミニウム、タンタル、モリブデン、チタン、タングステンなどの金属膜からなる導電膜をスパッタ法により形成した後、パターニングし、ゲート電極21、31、およびゲート電極31の延設部分36を形成する（ゲート電極形成工程）。この工程では走査線gateも形成する。

10 この状態で、高濃度のリンイオンを打ち込んで、ゲート電極21、31に対して自己整合的にソース・ドレイン領域を形成する。なお、不純物が導入されなかった部分がチャネル領域となる。

次に、第1の層間絶縁膜51を形成した後、各コンタクトホールを形成し、次に、データ線sig、ドレイン電極22、共通給電線com、共通給電線c15 omの延設部分39、および中継電極35を形成する。その結果、第1のTF T20、第2のTF T30、および保持容量capが形成される。

次に、第2の層間絶縁膜52を形成し、この層間絶縁膜には、中継電極35に相当する部分にコンタクトホールを形成する。次に、第2の層間絶縁膜52の表面全体にITO膜を形成した後、パターニングし、コンタクトホールを介20 して第2のTF T30のソース・ドレイン領域に電氣的に接続する画素電極41を画素7毎に形成する。

次に、第2の層間絶縁膜52の表面側にレジスト層を形成した後、このレジストを走査線gateおよびデータ線sigに沿って残すようにパターニングし、バンク層bankを形成する。このとき、データ線sigに沿って残す25 レジスト部分は共通給電線comを覆うように幅広とする。その結果、発光素子40の有機半導体膜43を形成すべき領域はバンク層bankに囲まれる。次に、バンク層bankでマトリクス状に区画された領域内にインクジェット

- 法を利用してR、G、Bに対応する各有機半導体膜43を形成していく。それには、バンク層bankの内側領域に対してインクジェットヘッドから、有機半導体膜43を構成するための液状の材料（前駆体）を吐出し、それをバンク層bankの内側領域で定着させて有機半導体膜43を形成する。ここで、
- 5 バンク層bankはレジストから構成されているため、撥水性である。これに対して、有機半導体膜43の前駆体は親水性の溶媒を用いているため、有機半導体膜43の塗布領域はバンク層bankによって確実に規定され、隣接する画素7にはみ出ることがない。それ故、有機半導体膜43などを所定領域内だけに形成できる。この工程において、インクジェットヘッドから吐出した前駆体
- 10 は表面張力の影響で約2 μm ないし約4 μm の厚さに盛り上がるため、バンク層bankは約1 μm ないし約3 μm の厚さが必要である。なお、定着した後の有機半導体膜43の厚さは約0.05 μm から約0.2 μm である。なお、予めバンク層bankからなる隔壁が1 μm 以上の高さであれば、バンク層bankが撥水性でなくても、バンク層bankは隔壁として十分に機能する。
- 15 かかる厚いバンク層bankを形成しておけば、インクジェット法に代えて、塗布法で有機半導体膜43を形成する場合でもその形成領域を規定できる。

しかる後には、透明基板10の略全面に対向電極opを形成し、さらに対向電極opの上層に保護膜60を積層する。保護膜60は、約2000オングストローム～1 μm の厚さがあれば、充分耐湿性を確保することができる。

- 20 このような製造方法によれば、インクジェット法を利用して所定の領域にR、G、Bに対応する各有機半導体膜43を形成していけるので、フルカラーのアクティブマトリクス型表示装置1を高い生産性で製造できる。

- なお、図1に示すデータ側駆動回路3や走査側駆動回路4にもTF Tが形成されるが、これらのTF Tは前記の画素7にTF Tを形成していく工程の全部
- 25 あるいは一部を援用して行われる。それ故、駆動回路を構成するTF Tも、画素7のTF Tと同一の層間に形成されることになる。また、前記第1のTF T 20、および第2のTF T 30については、双方がN型、双方がP型、一方が

N型で他方がP型のいずれでもよいが、このようないずれの組合せであっても周知の方法でTFTを形成していけるので、その説明を省略する。

〔その他の実施の形態〕

- なお、上述の実施例と同様な方法で形成し、保護膜60としては、純アルミニウム膜以外にも、水分や酸素の透過が少ない導電膜であれば、シリコン含有アルミニウム膜や銅含有アルミニウム膜の金属膜、あるいはその他の金属を用いることができる。また、保護膜60としては、高融点金属、あるいはその合金等を用いることができる。さらに、保護膜60としてはシリコン窒化膜などの絶縁膜を用いた場合にも、薄膜発光素子40の劣化を防止することができる。
- 10 さらにまた、保護膜60は絶縁膜と導電膜との二層構造にしてもよく、この場合には、対向電極opに対して導電膜を積層すれば、前記の冗長配線構造を実現できる。いずれの場合でも、保護膜は約2000オングストローム～1μm程度であれば、充分耐湿性を確保することができる。

- また、バンク層bank（絶縁膜）についてはレジスト膜、ポリイミド膜などの有機材料から構成した場合には厚い膜を容易に形成できるが、バンク層bank（絶縁膜）をCVD法あるいはSOG法で成膜したシリコン酸化膜あるいはシリコン窒化膜などの無機材料から構成した場合には、有機半導体膜43と接触した状態にあっても有機半導体膜43の変質を防止することができる。
- 15

- さらに、保持容量capについては共通給電線comとの間に形成した構造
- 20 の他、走査線gateと並列に形成した容量線との間に形成してもよく、また、第1のTFT20のドレイン領域と、第2のTFT30のゲート電極31とを利用した構造でもよい。

- 以上説明したように、本発明に係るアクティブマトリクス型表示装置では、薄膜発光素子の対向電極の上層側には保護膜が形成されているので、薄膜発光
- 25 素子を水分等から保護することができる。従って、薄膜発光素子が劣化するおそれがない。また、このような保護膜は、半導体プロセスを利用して容易に形成できるので、アクティブマトリクス型表示装置の製造コストを高めることが

ない。それ故、薄膜発光素子を用いたアクティブマトリクス型表示装置の利点である対向基板を被せる必要がないという利点をそのままにして、アクティブマトリクス型表示装置の信頼性を向上させることができる。さらに、保護膜で薄膜発光素子を保護するので、対向電極に用いる材料としては、薄膜発光素子の発光効率や駆動電圧などの面からその材質を選択すればよく、薄膜発光素子を保護する性能が高いものに限定されないという利点もある。

産業上の利用可能性

本発明は、上述した効果を有することから、エレクトロルミネッセンス素子または発光ダイオード素子などの薄膜発光素子を薄膜トランジスタで駆動制御するアクティブマトリクス型表示装置として用いるのに適している。また、本発明を適用したアクティブマトリクス型表示装置は、パーソナルコンピュータ、携帯型情報端末機のみならず、屋外での大型掲示板、広告板などの情報表示機器にも幅広く利用することができる。

請求の範囲

1. 基板上に、複数の走査線と、該走査線に交差する複数のデータ線と、該データ線と前記走査線とによってマトリクス状に形成された複数の画素からなる表示部とを有し、該画素の各々は、前記走査線を介して走査信号がゲート電極に供給される薄膜トランジスタを含む導通制御回路と、画素毎に形成された画素電極、該画素電極の上層側に積層された発光薄膜、および該発光薄膜の上層側において少なくとも前記表示部の全面に形成された対向電極を具備する薄膜発光素子とを備え、前記データ線から前記導通制御回路を介して供給される画像信号に基づいて前記薄膜発光素子が発光するアクティブマトリクス型表示装置において、

前記対向電極の上層側には、少なくとも当該対向電極の形成領域を覆う保護膜が形成されていることを特徴とするアクティブマトリクス型表示装置。

2. 前記発光薄膜は、前記対向電極の下層側に前記発光薄膜よりも厚く形成された絶縁膜で区画されている請求の範囲第1項に記載のアクティブマトリクス型表示装置。

3. 前記対向電極は、アルカリ金属含有アルミニウム膜から構成されている請求の範囲第1項または第2項に記載のアクティブマトリクス型表示装置。

4. 前記保護膜は、絶縁膜から構成されている請求の範囲第1項または第2項に記載のアクティブマトリクス型表示装置。

5. 前記保護膜は、絶縁膜から構成されている請求の範囲第3項に記載のアクティブマトリクス型表示装置。

6. 前記保護膜は、シリコン窒化膜から構成されている請求の範囲第1項また

は第 2 項に記載のアクティブマトリクス型表示装置。

7. 前記保護膜は、シリコン窒化膜から構成されている請求の範囲第 3 項に記載のアクティブマトリクス型表示装置。

5

8. 前記保護膜は、高融点金属あるいはその合金から構成されている請求の範囲第 1 項または第 2 項に記載のアクティブマトリクス型表示装置。

9. 前記保護膜は、高融点金属あるいはその合金から構成されている請求の範囲第 3 項に記載のアクティブマトリクス型表示装置。

10

10. 前記保護膜は、純アルミニウム膜、シリコン含有アルミニウム膜、および銅含有アルミニウム膜のうちのいずれかのアルミニウム膜から構成されている請求の範囲第 1 項または第 2 項に記載のアクティブマトリクス型表示装置。

15

11. 前記保護膜は、純アルミニウム膜、シリコン含有アルミニウム膜、および銅含有アルミニウム膜のうちのいずれかのアルミニウム膜から構成されている請求の範囲第 3 項に記載のアクティブマトリクス型表示装置。

20

12. 前記保護膜は、導電膜と絶縁膜の 2 層構造になっている請求の範囲第 1 項または第 2 項に記載のアクティブマトリクス型表示装置。

13. 前記保護膜は、導電膜と絶縁膜の 2 層構造になっている請求の範囲第 3 項に記載のアクティブマトリクス型表示装置。

25

14. 前記導通制御回路は、前記走査信号がゲート電極に供給される第 1 の薄膜トランジスタ、および該第 1 の薄膜トランジスタを介してゲート電極が前記データ線に接続する第 2 の薄膜トランジスタを備え、該第 2 の薄膜トランジスタと前

記薄膜発光素子は、前記データ線および走査線とは別に構成された駆動電流供給用の共通給電線と前記対向電極との間に直列に接続している請求の範囲第 1 項に記載のアクティブマトリクス型表示装置。

圖 1

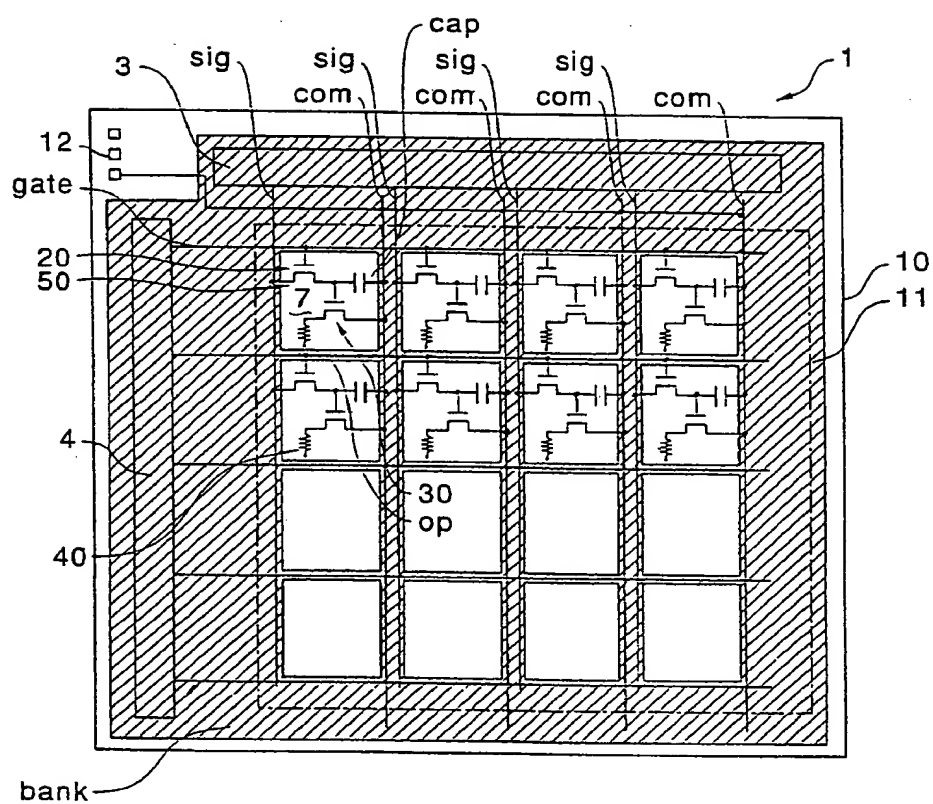


図 2

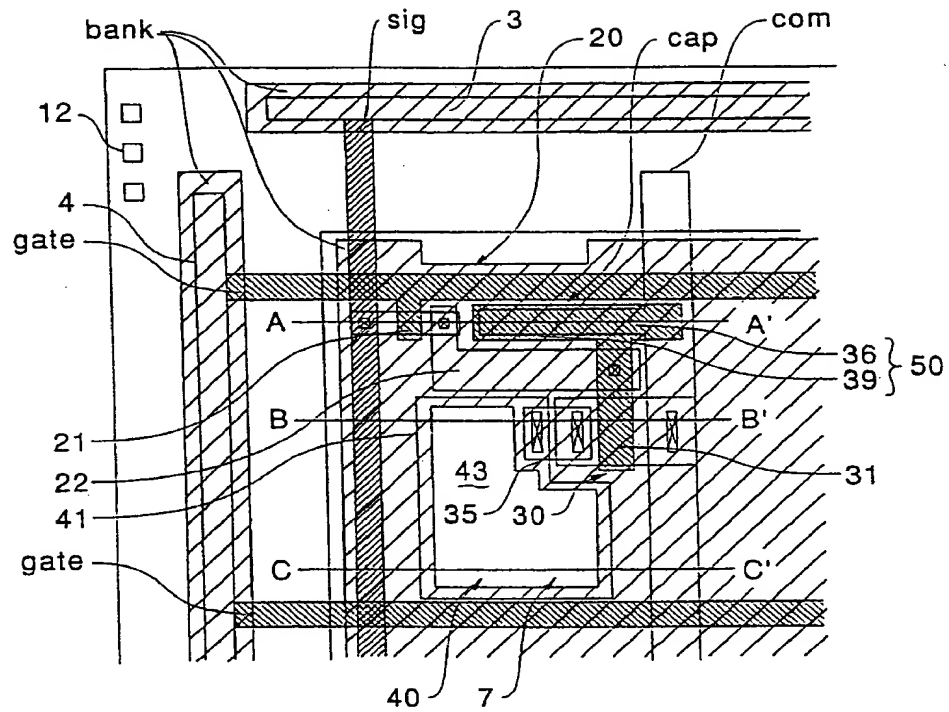


図 3

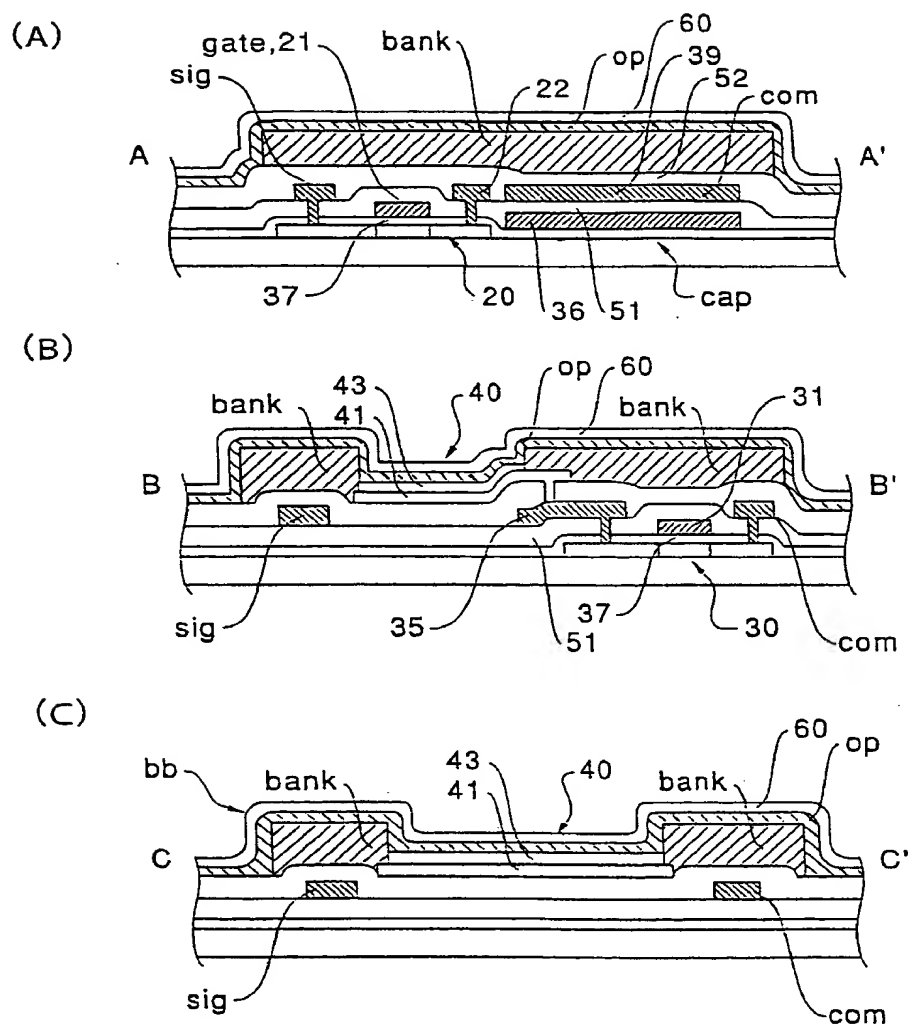


图 5

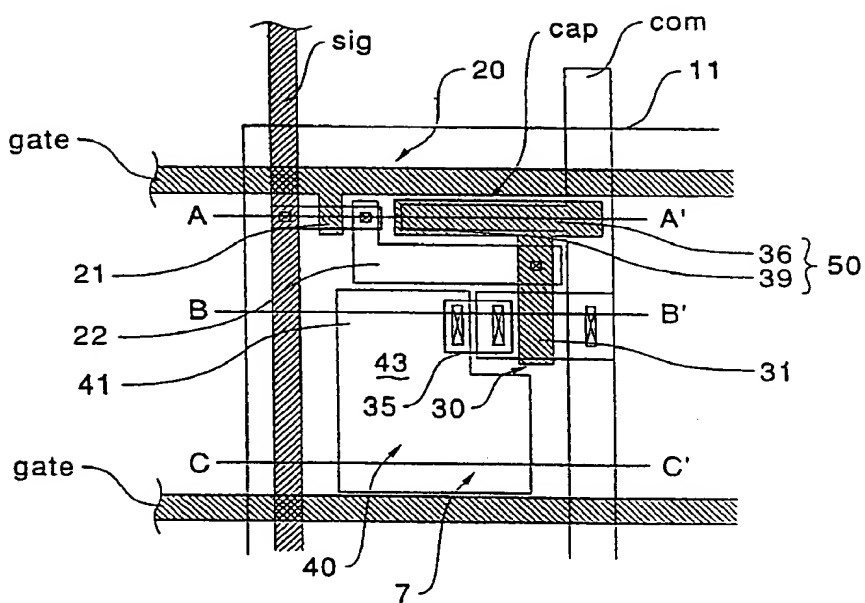
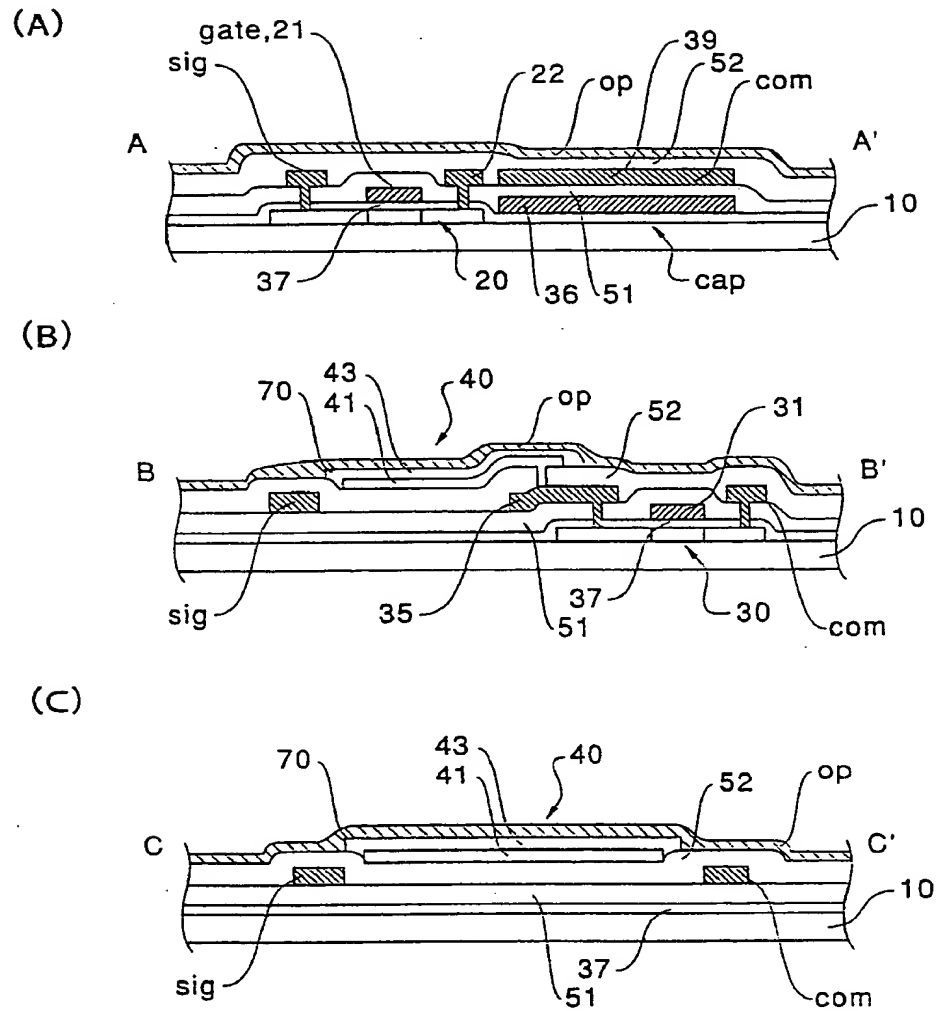


図 6



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP98/03758

A. CLASSIFICATION OF SUBJECT MATTER

Int.C1⁶ H05B33/04, H05B33/22, H05B33/26, G02F1/136

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.C1⁶ H05B33/00-33/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1940-1996 Toroku Jitsuyo Shinan Koho 1994-1998

Kokai Jitsuyo Shinan Koho 1971-1998 Jitsuyo Shinan Toroku Koho 1996-1998

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 8-227276, A (Pioneer Electronic Corp.), 3 September, 1996 (03. 09. 96), Full text ; Figs. 1 to 14	1, 2, 14
Y	Full text ; Figs. 1 to 14 (Family: none)	3-13
Y	JP, 7-312290, A (NEC Corp.), 28 November, 1995 (28. 11. 95), Full text ; Figs. 1 to 11 (Family: none)	1, 3-14
Y	JP, 7-111341, A (NEC Corp.), 25 April, 1995 (25. 04. 95), Full text ; Figs. 1 to 6 & EP, 0653741, A1	1, 3-14
Y	JP, 60-202682, A (NEC Corp.), 14 October, 1985 (14. 10. 85), Full text ; Figs. 1, 2 (Family: none)	4-7
Y	JP, 4-212287, A (Toppan Printing Co., Ltd.), 3 August, 1992 (03. 08. 92), Full text ; Figs. 1 to 5 (Family: none)	3-5, 8-9, 12-13

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
9 November, 1998 (09. 11. 98)

Date of mailing of the international search report
24 November, 1998 (24. 11. 98)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

国際調査報告

国際出願番号 PCT/JP98/03758

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.⁸ H05B33/04, H05B33/22, H05B33/26, G02F1/136

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.⁸ H05B33/00-33/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1940-1996年
日本国公開実用新案公報	1971-1998年
日本国登録実用新案公報	1994-1998年
日本国実用新案登録公報	1996-1998年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP, 8-227276, A (パイオニア株式会社) 03. 9月. 1996 (03. 09. 96) 全文, 第1-14図 全文, 第1-14図 (ファミリーなし)	1, 2, 14 3-13
Y	JP, 7-312290, A (日本電気株式会社) 28. 11月. 1995 (28. 11. 95) 全文, 第1-11図 (ファミリーなし)	1, 3-14

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 先行文献ではあるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

09. 11. 98

国際調査報告の発送日

24.11.98

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

楨原 進



3K

9723

電話番号 03-3581-1101 内線 3332

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 7-111341, A (日本電気株式会社) 25. 4月. 1995 (25. 04. 95) 全文, 第1-6図 & EP, 0653741, A1	1, 3-14
Y	JP, 60-202682, A (日本電気株式会社) 14. 10月. 1985 (14. 10. 85) 全文, 第1-2図 (ファミリーなし)	4-7
Y	JP, 4-212287, A (凸版印刷株式会社) 03. 8月. 1992 (03. 08. 92) 全文, 第1-5図 (ファミリーなし)	3-5, 8-9, 12-13